

Ing. Jakub Podivínský ve čtvrtek 7. října 2021 úspěšně obhájil disertační práci.

Podrobnější informace k práci, jsou dostupné [zde](#).

Studijní program:	Výpočetní technika a informatika
Název práce:	Využití verifikace pro ověřování odolnosti proti poruchám u systémů založených na FPGA
Školitel:	doc. Ing. Zdeněk Kotásek, CSc., FIT VUT, Brno
Oponenti:	doc. Ing. Petr Fišer, Ph.D., FIT ČVUT, Praha doc. Ing. Stanislav Racek, CSc., KIV ZČU, Plzeň