

Komponenty pro polymorfní číslicové obvody na bázi ambipolárních tranzistorů

Radek Tesař

Informatika a výpočetní technika, ročník první, kombinované studium

Školitel: Richard Růžička

FIT VUT Brno

Božetěchova 2, Brno

itesar@fit.vutbr.cz

Abstrakt. Téma disertace je experimentovat s nekonvenčními technologiemi (polymorfní elektronika, tištěná elektronika, prvky na bázi nanostruktur), nalézt vhodná řešení a aplikace, kde použití nekonvenčních řešení přináší výhody. Navrhnout výhodné způsoby kombinace nekonvenčních technologií s konvenční elektronikou.

Klíčová slova. Ambipolární tranzistor, silikonové struktury, nanodráty, grafenový tranzistor, tištěná elektronika, organická elektronika, polymorfní elektronika, logické hradla, číslicové obvody.

1 Úvod

V současné době se na poli polovodičových součástek objevují materiály, které mají ambice nahradit křemíkové struktury. Takovými materiály jsou například organické polovodiče [1], které mají mimo jiné řadu zajímavých vlastností. Příkladem takové vlastnosti může být ambipolarita – unipolární tranzistor tvořený takovým materiálem se na základě určitých podmínek může chovat jako tranzistor P-typu, zatímco za jiných podmínek pak jako tranzistor N-typu. Tento tranzistor se dá využít při vývoji polymorfní elektroniky. Ta má ambice zjednodušit elektronické obvody, nebo vnést do zapojení další funkcionalitu [3]. Toho se dá využít například při změně prostředí ve kterém se zařízení s polymorfní elektronikou nachází (řídící obvod solární elektrárny bude mít jinou funkci za denního světla a jinou v noci), nouzovém nebo havarijním stavu (vlivem zvýšení teploty se řídicí elektronika přepne do nouzového stavu), a podobně.

V principu polymorfismus funguje tak, že obvod, který má v normálním režimu funkci f_1 , se při změně prostředí (nouzový stav, porucha napájení, atd) rekonfiguruje a tím změnil svoji funkci na f_2 [2] [3]. Takové chování je běžné například u mikroprocesorů nebo hradlových polí. Ty však mají jiné negativní vlastnosti (nutnost použít větší počet logických členů a tím větší spotřeba, pomalá rekonfigurace, riziko chyby programu, a podobně). Z uvedeného je tedy zřejmé, že polymorfní obvody by neměly mít tyto negativní vlastnosti. Musí být snadno a rychle rekonfigurovatelné (jednoznačná a rychlá odezva na požadovaný podnět), díky využití stejných obvodů (hradel a logických celků) pro dvě různé funkce by měly být menší, než stejné obvody realizované konvenčními technologiemi (nutnost použít pro každou funkci jiný obvod). Nehrozí u něj také chyby programu, protože tyto obvody není nutno programovat (jejich funkce je dána zapojením, stejně jako u klasických číslicových obvodů).

Na základě toho byla stanovena hypotéza, že pro určitou třídu aplikací bude implementace s použitím

polymorfních logických hradel s ambipolárními tranzistory efektivnější co do velikosti než implementace konvenčními logickými obvody.

Většina současných polymorfních obvodů využívá obvody založené na MOS (Metal Oxide Semiconductor) technologii, například [2], nebo CMOS technologii [4]. To jsou však běžné křemíkové technologie, které nejsou pro polymorfní obvody příliš vhodné. Pro získání polymorfních vlastností křemíkové technologie se používají různé triky, například různá velikost použitých tranzistorů na čipu. Typickým příkladem takových hradel jsou již zmiňované [2], nebo [4]. Protože se tak snaží dosáhnout neobvyklých vlastností křemíkových prvků, dochází zároveň ke zhoršení jiných parametrů čipu (vyšší spotřeba, nižší mezní frekvence, atd). Tyto problémy nemají zmiňované organické materiály. Ty mají přirozeně polymorfní vlastnosti jak bude uvedeno dále, navíc lze prvky z organických materiálů používat dříve nevídaným způsobem. Příkladem může být tisk organických tranzistorů a celých logických obvodů na inkoustové tiskárně [5], [6]. Tím se otevírá široké pole použití elektronických obvodů například ve wearable electronics, potisk oděvů pro jejich digitální ochranu a zatraktivnění, nebo tisk elektronických obvodů na papír, které se pak stanou součástí novin, knih, nebo jiných tiskovin.

Pokud chceme začít využívat polymorfní obvody, je nutno nejprve realizovat základní logické funkce (hradla), ze kterých budeme následně tvořit větší logické prvky. Polymorfní obvody mohou měnit logické funkce reakcí na změnu vstupního signálu (například pomocný gate ambipolárního tranzistoru), což vyžaduje implementaci dalšího vstupního pinu elektronického obvodu, nebo reakcí na změnu prostředí, která se distribuuje nezávisle v celém obvodu a nevyžaduje žádný další vstupní pin. Tím může být zmíněná změna teploty nebo osvětlení prostředí ve kterém se polymorfní elektronika nachází, změna velikosti napájecího napětí, či změna polaritě tohoto napětí.

Cílem je tedy vytvořit a prakticky vyzkoušet systém polymorfních hradel, které se budou reagovat na změnu prostředí a bude z nich možno sestavit libovolný logický obvod. Tyto hradla budou reagovat na nějaký obecný podnět (výše zmíněné změny napájecího napětí, teploty, polaritě napájecího napětí), který je distribuován v celém obvodu, nezávisle na jeho zapojení. Použití ambipolárních tranzistorů přímo nabízí jako vhodný signál změnu polaritě napájecího napětí. Pro tento cíl bude nutno vytvořit úplný systém logických funkcí – nejlépe funkci NAND nebo NOR (které již byly vytvořeny, viz [7]).

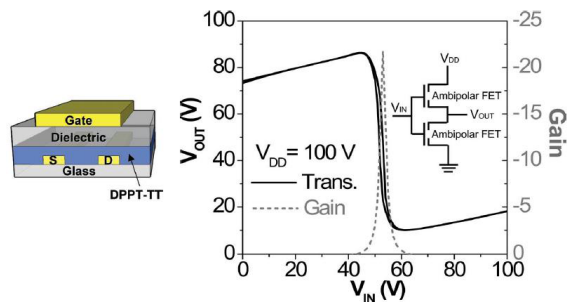
Protože však žádný obvod není složen výhradně z polymorfních hradel, je nutno navrhnout také rezistentní hradla, to znamená takové, které nebudou na tuto změnu reagovat. Ty si uchovávají svoji funkcionalitu při jakékoliv polaritě. Standardní logické hradla nelze přepólovat bez rizika zničení, navíc po přepólování nebudou fungovat. To je možno řešit přímočaře tím, že každé hradlo bude mít svůj Graetzův můstek v napájecí části. To řeší problém funkce hradla při změně polaritě napájení, ale zvýší obvodovou složitost. Cílem však je přidat další funkci a navíc zachovat obvodovou složitost, nebo ji ještě snížit. Nejjednodušším takovým rezistentním hradlem je běžný invertor složený z ambipolárních tranzistorů.

Mimo tyto logické funkce však bude pro realizaci polymorfních obvodů potřeba ještě další méně běžná polymorfní hradla, například identita/negace, nebo dvouvstupý multiplexor. Všechny tyto hradla budou uvedeny dále.

2 Ambipolární polovodiče

Pro konstrukci ambipolárních tranzistorů se často používá organický polovodič, uhlíkové nanotrubičky, grafen, a podobně. Na obrázku 1 je vidět ambipolární tranzistor, který je tvořen Diketopyrrolopyrrole-Thieno [3,2-b]thiophene kopolymerem [1]. Strukturu tohoto tranzistoru tvoří D-A kopolymer DPPT-TT (dříve nazývaný PDBT-co-TT).

Vpravo na stejném obrázku je typická přechodová charakteristika a zesílení komplementárního invertoru tvořeného dvěma takovými tranzistory. Díky ambipolaritě tranzistorů se jeden z nich chová jako tranzistor typu P a druhý jako typu N, přestože se jedná o totožné tranzistory. Této vlastnosti pak lze dále využít při konstrukci polymorfních hradel a elektroniky z nich složených.

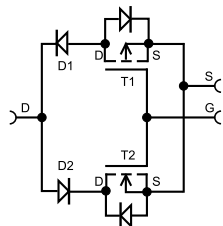


Obrázek 1: Schéma ambipolárního tranzistoru (vlevo), přechodová charakteristika a zesílení invertoru.

2.1 Model ambipolárního tranzistoru

Na obrázku 2 je model ambipolárního tranzistoru tvořený mosfet tranzistory. Každý unipolární mosfet tranzistor obsahuje z principu body diody, proto je nutno eliminovat jejich vliv antisériovými diodami D1 a D2.

Funkci modelu popisuje tabulka 3. Sloupce D,S,G označují jednotlivé vývody modelu tranzistoru. Nabývají hodnoty + nebo -, což odpovídá napájecímu napětí (V_{cc} , GND). D1, D2 značí diody modelu a mají hodnoty P (propustný směr) nebo Z (závěrný směr). T1 a T2 jsou tranzistory modelu, kde hodnota OFF znamená, že tranzistor je zavřený a ON že je otevřený. Sloupec D-S značí chování modelu, kde HiZ je High Impedance (model „rozpojen“), ON znamená, že model v dané konfiguraci propouští proud.

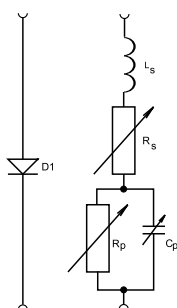


D	S	G	D1	D2	T1	T2	D-S
+	-	-	Z	P	OFF	OFF	HiZ
-	+	-	P	Z	OFF	ON	ON
+	-	+	Z	P	ON	OFF	ON
-	+	+	P	Z	OFF	OFF	HiZ

Obrázek 2: Model ambipolárního tranzistoru.

Obrázek 3: Popis stavů modelu ambipolárního tranzistoru

2.2 Model polovodičové diody



Obrázek 4: Náhradní schéma diody.

Další prvek, který je nutný pro konstrukci rezistentních hradel, je polovodičová dioda. Je to dvojpól, který využívá vlastností přechodu PN. To je oblast na rozhraní příměsového polovodiče typu P a polovodiče typu N. Přechod P-N se chová jako hradlo, tzn. propouští elektrický proud pouze jedním směrem [8].

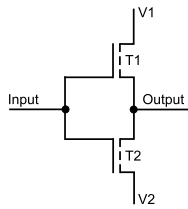
Ačkoli krystalová mřížka obou částí diody na sebe plynule navazuje, vzniká v okolí přechodu PN vlivem elektrostatického pole pevně vázaných iontů akceptoru a donoru vyprázdněná oblast, která se chová jako izolační vrstva oddělující navzájem část P od části N. Na vyprázdněnou oblast mezi polovodičem P a N můžeme pohlížet také jako na deskový kondenzátor o ploše desky rovné ploše PN přechodu a vzdáleností desek rovnou šířce vyprázdněné oblasti, nepůsobí-li na přechod vnější napětí. Tento kondenzátor má tzv. Bariérovou kapacitu, která způsobuje vedení el. proudu v závěrném směru při vysokých frekvencích signálu. Odpovídající kapacita je dost velká, neboť relativní permitivita křemíku je 12, germania 16 a arzenidu galia 11. Její velikost

dosahuje podle plochy přechodu hodnoty několik pikofaradů až několik desítek nanofaradů [8].

Na obrázku 4 vlevo je schématická značka polovodičové diody a vpravo náhradní schéma této diody dle [8], strana 96. Obvod R_p , C_p nahrazuje PN přechod diody a je doplněn odporem R_s představující odpor zbývajícího polovodičového materiálu a přívodů. Stejně tak indukčnost přívodů diody znázorňuje cívka L_s . Ta se uplatňuje při velmi vysokých frekvencích.

2.3 Ambipolární invertor

Pro naše pokusy jsme zvolili nejběžnější pozitivní logiku, to znamená, že logickou 0 bude představovat napětí blízké GND a logickou 1 napětí blízké V_{cc} . Tuto konvenci budeme dodržovat v celém dokumentu.



Obrázek 5: Ambipolární invertor

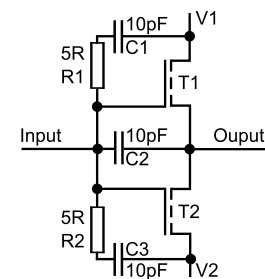
In	Out	V1	V2	T1	T2
0	1	-	+	OFF	ON
1	0	-	+	ON	OFF
0	1	+	-	ON	OFF
1	0	+	-	OFF	ON

Obrázek 6: Popis stavů invertoru

Nejjednodušším hradlem, vytvořeným z ambipolárních organických tranzistorů je invertor, viz např. [1]. Jeho zapojení je na obrázku 5 vlevo. U klasických invertorů tvořených silikonovými tranzistory je horní tranzistor typu P a spodní typu N. Pokud použijeme ambipolární tranzistory, jsou oba tranzistory stejného typu, takže se mění typ tranzistoru podle jeho zapojení. Díky tomu je ambipolární invertor rezistentní vůči přepólování napájení – pokud prohodíme V_{cc} a GND, změní se podle toho také typ tranzistorů (N na P a obráceně). Tohoto principu se využívá v polymorfních hradlech NAND/NOR, jak bylo popsáno například v [7].

3 Rezistentní ambipolární hradla

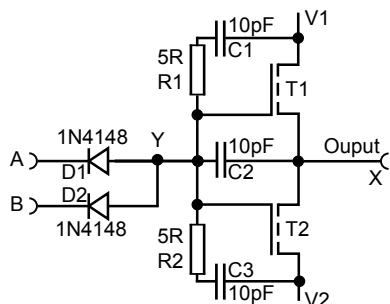
Pokud se zaměříme na rezistentní hradla, využijeme vlastnosti ambipolárních tranzistorů, kterou je možno pozorovat na obrázku 1. Mezi gate a elektrodami (Drain, Source) je dielektrikum, díky kterému tvoří elektrody kondenzátor. Na obrázku 7 je vidět náhradní schéma ambipolárního invertoru, kde gate nahradíme kondenzátory. Pokud v této konfiguraci připojíme vstup invertoru na GND, nabije se horní kondenzátor, zatímco spodní zůstane vybitý. Pokud připojíme tento vstup na V_{cc} , nabije se naopak spodní kondenzátor a horní zůstane vybitý. To, který kondenzátor se nabije nám pak určuje, který tranzistor se otevře (v prvním případě horní, v druhém spodní tranzistor) a tím získáme na výstupu příslušné napětí. Obvodem protéká proud pouze v době, kdy se nabíjí kondenzátory, po jejich nabití je pak spotřeba invertoru nulová, ovšem pouze za předpokladu, že je otevřen pouze jeden tranzistor. Výše uvedeného principu tedy použijeme při tvorbě rezistentních hradel.



Obrázek 7: Náhradní schéma ambipolárního invertoru

3.1 NAND

Na obrázku 8 je zapojení rezistentního hradla NAND, tvořeného ambipolárními tranzistory. Pro funkci NAND se využívá diodové logiky, jejíž výsledek je pak invertován ambipolárním invertorem.



Obrázek 8: Princip zapojení hradla NAND

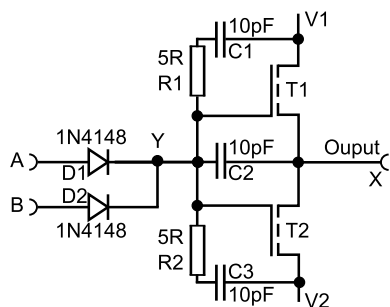
A	B	X	V1	V2	D1	D2	C1	C2	T1	T2
0	0	1	+	-	P	P	N	V	ON	OFF
0	0	1	-	+	P	P	V	N	OFF	ON
0	1	1	+	-	P	Z	N	V	ON	OFF
0	1	1	-	+	P	Z	V	N	OFF	ON
1	0	1	+	-	Z	P	N	V	ON	OFF
1	0	1	-	+	Z	P	V	N	OFF	ON
1	1	0	+	-	Z	Z	V	V	OFF	OFF
1	1	0	-	+	Z	Z	V	V	OFF	OFF

Obrázek 9: Popis stavů rezistentního hradla NAND

Pokud jsou na vstupech A a B na obrázku 8 logické 1, jsou diody zapojeny v závěrném směru a nemůže jimi procházet žádný proud. Pokud na některý vstup A nebo B (případně na oba) připojíme logickou 0, může příslušnými diodami procházet proud, který způsobí nabití kondenzátoru C1 nebo C2 (podle polarity napájecího napětí) a tím otevření příslušného tranzistoru. Na výstupu se pak vždy objeví logická 1, nezávisle na tom, jak je polarizované napájecí napětí. Celou situaci ukazuje tabulka na obrázku 9. Význam jednotlivých sloupců je stejný jako u tabulky 3, navíc jsou zde kondenzátory, jejichž sloupec nabývá hodnot N - kondenzátor je nabitý (prakticky nabití kondenzátoru trvá nějaký čas, který však můžeme zanedbat), nebo V - kondenzátor je vybitý (vybití také zabere nějaký čas, který zanedbáváme).

3.2 NOR

Na obrázku 10 je zapojení rezistentního hradla NOR, tvořeného ambipolárními tranzistory. Stejně jako u předchozího hradla se pro funkci OR využívá diodové logiky, jejíž výsledek je pak invertován ambipolárním invertorem.



Obrázek 10: Schéma zapojení hradla NOR

A	B	X	V1	V2	D1	D2	C1	C2	T1	T2
0	0	1	+	-	Z	Z	V	V	OFF	OFF
0	0	1	-	+	Z	Z	V	V	OFF	OFF
0	1	0	+	-	Z	P	V	N	OFF	ON
0	1	0	-	+	Z	P	N	V	ON	OFF
1	0	0	+	-	P	Z	V	N	OFF	ON
1	0	0	-	+	P	Z	N	V	ON	OFF
1	1	0	+	-	P	P	V	N	OFF	ON
1	1	0	-	+	P	P	N	V	ON	OFF

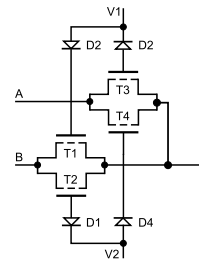
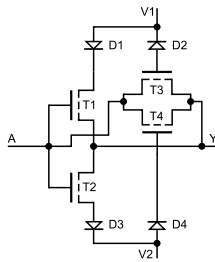
Obrázek 11: Popis stavů rezistentního hradla NAND

Pokud jsou na vstupech A a B na obrázku 10 logické 0, jsou diody zapojeny v závěrném směru a nemůže jimi procházet žádný proud. Pokud na některý vstup A nebo B (případně na oba) připojíme logickou 1, může příslušnými diodami procházet proud, který způsobí nabití kondenzátoru C1 nebo C3 a tím otevření příslušného tranzistoru. Na výstupu se pak objeví logická 0. V tabulce 11 jsou popsány jednotlivé stavy hradla. Význam sloupců je stejný jako v tabulce 9.

3.3 Identita – negace, multiplexer

Pro tvorbu polymorfních logických funkcí budeme dále potřebovat hradla identita/negace a dvouvstupový multiplexer. Pro jejich zapojení je typické použití transmission gate (TG) a invertorů. Přepínání funkcí

se provádí stejně jako u výše uvedených polymorfních hradel NAND/NOR, to znamená změnou polaritu napájení. U polymorfního hradla ID/NOT je možné malou změnou zapojení změnit funkci na NOT/ID, což může být často potřebné.



Obrázek 12: Schéma polymorfního hradla ID-NOT Obrázek 13: Schéma polymorfního multiplexeru

Na obrázku 12 je zapojení hradla identita – negace, přepínané polaritou napájecího napětí. V případě, že V1 je kladné napětí (V_{cc}) a V2 zem (GND), pak hradlo funguje díky tranzistorům T1 a T2 jako invertor, tranzistory T3 a T4 jsou bez funkce (v rozepnutém stavu). Pokud zaměníme polaritu napájecího napětí, bude hradlo fungovat jako identita díky tranzistorům T3 a T4 zapojeným jako transmission gate, zatímco T1 a T2 budou bez funkce.

Podobně funguje i polymorfní multiplexer přepínaný polaritou napájecího napětí (obrázek 13). Ten je tvořen dvěma transmission gate. První případ nastane pokud bude V1 kladné napětí (V_{cc}) a V2 zem (GND). Hradlo pak propojí vstup A s výstupem Y díky tranzistorům T1 a T2 které tvoří první transmission gate a tranzistory T3 a T4 jsou bez funkce (v rozepnutém stavu). Pokud opět prohodíme polaritu napájecího napětí, propojí hradlo vstup B na výstup Y díky tranzistorům T3 a T4 zapojeným jako druhý transmission gate, zatímco T1 a T2 budou bez funkce.

4 Závěr

Cílem práce bylo prokázat, že lze vytvořit ucelený set logických hradel pomocí ambipolárních tranzistorů. Výsledkem je experimentálně ověřený soubor takových hradel, které lze použít pro vytvoření libovolných logických funkcí. Tyto hradla byly vytvořeny pomocí CMOS tranzistorů tak, aby simulovaly chování ambipolárních tranzistorů a budou dále sloužit pro výzkum v oblasti polymorfní a tištěné elektroniky. V dalším výzkumu se budeme také zaměřovat na použití reálných ambipolárních tranzistorů, zlepšení jejich dostupnosti a snadnosti použití v komerční elektronice.

Reference

- [1] *High-Performance Ambipolar Diketopyrrolopyrrole-Thieno[3,2-b]thiophene Copolymer Field-Effect Transistors with Balanced Hole and Electron Mobilities*, Zhuoying Chen, Mi Jung Lee, Raja Shahid Ashraf, Yun Gu, Sebastian Albert-Seifried, Martin Meedom Nielsen, Bob Schroeder, Thomas D. Anthopoulos, Martin Heeney, Iain McCulloch, and Henning Sirringhaus. *Advanced Materials* 2012, 24, pages 647 — 652. DOI: 10. 1002/adma.201102786.
- [2] *Polymorphic electronics*, Stoica Adrian, Zebulum Ricardo, Keymeulen Didier. *Evolvable Systems: From Biology to Hardware*, 2001, pages: 291 – 302, Springer Berlin Heidelberg, ISBN: 978-3-540-42671-4 (Print), 978-3-540-45443-4 (Online)
- [3] *Taking evolutionary circuit design from experimentation to implementation: some useful techniques and a silicon demonstration*, Stoica Adrian, Zebulum RS, Guo Xin, Keymeulen Didier, Ferguson

- MI, Duong Vu, 2004, IEE Proceedings-Computers and Digital Techniques vol. 151(4), pages: 295 – 300, doi: 10.1049/ip-cdt:20040503
- [4] *REPOMO32 - New reconfigurable polymorphic integrated circuit for adaptive hardware*, Sekanina, L.; Ruzicka, R.; Vasicek, Z.; Prokop, R.; Fucik, L., *Evolvable and Adaptive Hardware*, 2009. WEAH '09. IEEE Workshop on, vol., no., pages 39 – 46, April 30 2009 – March 2 2009 doi: 10.1109/WEAH.2009.4925666
- [5] *Inkjet-printing-based soft-etching technique for high-speed polymer ambipolar integrated circuits* Dongyoon Khim et al, Dongguk University, Seoul, Republic of Korea, *ACS Applied materials & interfaces*, 2013
- [6] *High-Performance Printed Carbon Nanotube Thin-Film Transistors Array Fabricated by a Non-lithography Technique Using Hafnium Oxide Passivation Layer and Mask* Sures Kumar Raman Pillai and Marry B. Chan-Park, Nanyang Technological University, Singapore, *ACS Applied materials & interfaces*, 2012
- [7] *Polymeric Polymorphic Electronics: Towards Multifunctional Logic Elements Based on Organic Semiconductor Materials* Růžička, R., Šimek, V., *Proceedings of CSE 2012 International Scientific Conference on Computer Science and Engineering*, Košice, SK, FEI TU v Košiciach, 2012, pages 154 – 161, ISBN 978-80-8143-049-7
- [8] *Elektronika* Ing. Jan Maňátko, SNTL 1987, 272 stran, ISBN 8003000386.